(9) 日本国特許庁 (JP)

①特許出願公開

⑩ 公開特許公報 (A)

昭58—197857

⑤Int. Cl.³
H 01 L 21/92

識別記号

庁内整理番号 7638-5F ❸公開 昭和58年(1983)11月17日

発明の数 2 審査請求 未請求

(全 6 頁)

69半導体装置とその製造方法

②特

顧 昭57--79958

经出

願 昭57(1982)5月14日

⑩発 明 者 大路譲

国分寺市東恋ヶ窪1丁目280番 地株式会社日立製作所中央研究 所内

⑫発 明 者 村松信一 **

国分寺市東恋ヶ窪1丁目280番 地株式会社日立製作所中央研究 所内

明 組 書

発明の名称 半導体装置とその製造方法 特許請求の範囲

- 1. 金属突起電極を有する半導体装置において、 該金属突起電極の断面直径が50~200 A m であり、高さが100~250 A mの高さ方向 に断面積一定の往状であることを特徴とする半 連体結構。
- 2. 特許請求の範囲第1項において、前配金属突 起電極が金、銀、網、ニッケルおよび、パラジ ウムからなる金属群より選択した少なくとも一 材料からなるか、あるいはその他の金属により 形成した金属突起電極の所定の表面部分を前配 金属群より選択した一材料で被覆してなること を特徴とする半導体装置。
- 3. 所定の半導体基板上に金属突起電極を形成させた半導体装置の製造方法にかいて、前記金属 突起電極を形成するマスクとして該金属突起電 値の高さと同程度あるいはそれ以上の厚さの絶 線層を形成する工程、該絶線層の所定の位置に

砂発 明 者 平岩篤

国分寺市東恋ケ窪1丁目280番 地株式会社日立製作所中央研究 所内

⑩発 明 者 向喜一郎

国分寺市東恋ケ窪1丁目280番 地株式会社日立製作所中央研究 所内

①出 願 人 株式会社日立製作所 東京都千代田区丸の内1丁目5 番1号

個代 理 人 弁理士 薄田利幸

レーザー光を用いて所定の大きさの孔を穿つ工程を有することを特徴とする半導体装置の製造方法。

4. 特許請求の範囲第3項において、前記金銭突起電価を形成するマスクとして、所留の位置に開口し、かつ閉口部内壁および片方の面に薄い金銭層を形成した絶録フィルムを該半導体基板の所定の位置にはりつけることを特徴とする半導体装置の製造方法。

希明の詳細な説明

本希明は、半導体装置をよびその製造方法に関 し、さらに詳述すれば半導体集積回路案子の端子 電極の構造とその形成方法に関するものである。

半導体集機回路においては昨今の微細加工式術の進歩により1チップ中に非常に多くの機能を搭載できるようになつた。これに伴い入出力の端子 電像の数も増加している。従来このように多数の 入出力端子電極を形成する方法には C C B

(Controlled Collapsed Bonding) あるいは 4 C (Controlled Collapsed Chip Connection)と呼ぶ、半田化よる端子電橋が適しているとされてきた。しかしての実装方法ではチップを搭載する基板とチップの熱影残係数の途いのため温度サイクル化よる疲労破壊が避けられない問題であつた。半田パンプの温度サイクル券命は次の式で表わされることが知られている。(P. Lin etal, Solld State Tech, (1970) Jnly)

$$N_{t} = C f^{K} r^{-n} \exp\{\frac{dE}{k} \cdot \frac{1}{T_{MAX}}\} \quad (£1)$$

$$r_{\text{MAX}} = \delta \left(\frac{V_{J}}{\frac{\pi}{4} D_{\text{Min}}^{t} H_{J}^{1+\beta}} \right) V^{\beta} \qquad (\cancel{\text{$\not$$$$$$$$$$$$$$$}})$$

℃ :定数

f : 温度サイクル網波数

7 MAX : 敏大剪断ひずみ

4E :活性化エネルギー

TMAX : 最高温度

8 :最大変位

DMIN: パンプの最小断面の直径

H』 :パンプ高さ

することを目的とする。

上記目的を達成するための本発明の構成は、断面が50~200μφ、高さが100~250 μmの柱状金属突起電極を設けることにある。以 下図面を用いて詳細に説明する。

第2図は本発明によるパンプを基板に接合したたとう。21はL8Iチラミンク等の基板で、22はセラミンク等の基板で、22は単ラミンクを表表を表表をある。21はL8Iチラミンクを表表をある。2を関係を表現した。2を関係を表現した。2を関係を表現した。2を関係を表現した。2を関係を表現して、2を関係を表現して、2を関係を表現して、2を関係を表現して、2を対している。2を対して、2を対して2を対して、2を対して、2を対して2を対して、2を対して、2を対して、2を対して2を対して、2を対して、2を対して、2を対して、2を対しながも

Ⅴ』 ;パンプ体積

この式によれば、パンプは細長い柱のような構造にど最大剪断ひずみか小さく寿命が長くなる。しかしながら、溶酸した半田の表面張力を利用して接合を行う従来のCCB法では上記の立位とするとはむずかしい。また最大ですればいってなけるにはパンプ間ピッチを小さくするためのないが、第1図に示した従来の形成は図中の破線19のごとなり、これが上記のパンプ間ピッチを小さくするためのが上記のパンプ間ピッチを小さくするためのが上記のパンプ間ピッチを小さくするための表別では、11はセラミッル、13は半田、14は色線層、15はパンプ下地金銭層、16は絶線層、17はAℓ配線、そして18は8:基板である。

本発明は、フェースダウンポンディングにかいて、従来の半田の表面張力を利用したCCB法では不可能であつた円柱状の金属突起電極を形成することにより、パンプの集積度を向上させるととして、 温度サイクル券命を飛躍的に向上させることのできる半導体装置かよびその製造方法を提供

金属である。この金属層には上記絶象膜と接着性 のよいチタン、クロム、アルミニウム等酸化物生 成自由エネルギーの大きい金夷群と金、銀、銅、 ニツケル、パラジウム等のメッキ性のよい金眞群 の中からそれぞれ1種あるいは2種以上の金属を 遊び租合せて用いる。24はパンプ金属であり、 半田にぬれ性のよい金、銀、錫、ニッケル等の金 属群の中より1種を選んで用いる。 本発明による パンプ構造では断面を50~200μφ、高さを 100~250 µmの柱状にすることが肝要であ る。とのため、前記第1図に示した従来方法と異 り半田の世が少くてすむために、半田を榕嶽して 接合する際に隣り合うパンプが帯着する可能性が 小さくなる。また従来方法にくらべ半田の断面形 状が球状になることがない。以上2つの理由によ り贔屓サイクル舟命を低下させることなく、 パン プ間ピッチを従来方法で実現できなかつた100 μΠ稳度にすることが可能となつた。また本発明 によるパンプ構造は既出額の特許(昭和55年2 月15日出額)と組合せて使用することも可能で、 半導体基板上に形成されてある能動領域の位置に 関りなくパンプを形成できるので、パンプの実積 度は飛躍的に向上し、温度サイクル寿命も向上す る。

上記のごとく、パンプ間ピッチを小さくすることによる温度サイクル舟命に対する効果のほかに本発明による柱状パンプ構造ではパンプ単体の温度サイクル舟命を同上させるのにも効果がある。本発明をおらに明確にするためのパンプ断面観念の表別でした。パンプ高さは他の最終の断面を記し、LSIテップ側とセラミック基板側の接続断面を記して、1、2、3で示した棒形、配の形となりをいって、1、2、3で示した棒形、の形の場合は2で、となるから、式2の中の(Vェ/デュDMin Hz)の値は第3回中2の柱状の場合は2で。となるから、式2の中の(Vェ/デュDMin Hz)の値は第3回時でMAX も最小となり、温度サイクル舟命N・は最大となる。

以下、本発明を実施例を参照して詳細に説明す

3 0 gと水酸化カリウム 5 gを水 1 0 0 cc に轄 解させたものを用いた。ついて、ホトレジスト層 59を除去した後、第6図に示すごとく、厚さ約 150 A M のポリイミドイソインドロキナゾリン ジオン(以下PIKと略称)樹脂層を形成し、レ ーサービーム601を用いて所定のパンプ形成位 **催に直径約100μmの穴を開口する。ついで開** 口部のCr膜をエッチング除去した後Cu層11 を陰極として、上配頭口部に厚さ150 μmの N「層をメッキによつて形成する。この工程では リフトオフ法を用いることもできる。ととでパン プの径を100μmとしたのは、パンプ間ピッチ を1504mとするためであるが、パンプ径は 50 Amで形成することも可能である。しかしパ ンプ径を50μm未満にすると、パンプの強度が 不足して善板との接合作業に不都合を生じる。ま たパンプ径は200μmを越える値のパンプは本 **発明の目的である従来方法よりもパンの密度を上** げるといり主旨にそぐわない。また、パンプが円 柱の場合、式1より最大剪断ひずみは一

る。

第4図~第9図は本発明の概略工程図である。 朗4図に示すごとく、CVD法により形成した厚 玄約0.5μmのPSG (Phospho Silicate Glass)からなり所定の位置に開口部のある第1 絶縁層33を表面に有するシリコン基板35上に A!の配線からなり該購口部を経て該シリコン基 板の所定領域と接続する第1配線導体層32を設 け、さらに所定の位置にコンタクト用開口部(開 口部はCF。を雰囲気とするプラズマにより形成 した)を有する厚さ約1.1 μ m の 盤化シリコン膜 からなる第2絶練備31をプラズマCVD法によ り設けた。次に第5図に示すように、前記絶縁層 31の上に厚さ約0.2 mmのTi層46、厚さ約 2 μmのCu層47、厚さ約0.1 μmのC r層 4.8を順次真空蒸着により形成し、4.6.47. 48で示される3層構造の金銭階を被着した。

次に第6図で示すごとく、ホトェッチング法を 用いてCr層58を所定のパターンに食刻した。 Cr層のエッチングにはフェリシアン化カリウム

$$r_{\text{MAX}} = \frac{\delta}{H_z} \qquad (\vec{x}_3)$$

となるからパンプ高さは断面積に関係なく高い方 がよい。しかしレーサによるPIK膜の加工性を よびメッキ性からパンプ高さは前述の様に100 ~250μmであることが望ましい。ついてPIK 樹脂層70をエッチング除去した後、Cr層78 をマスクとしてCu層77。Ti層76を順次エ ツチングして配線を形成する。 第9図がこのよう にした形成したパンプをよび配線の断面概略図で ある。PIKのエッチングにはヒドラジンとエチ レンジアミンの混合液(混合比3:7)を用い、 Cuのエツチングには、亜塩素酸ナトリウム、炭 酸アンモニウム、塩化アンモニウムおよびアンモ ニャ水の混合液からなる周知の腐食液を用い、 TiのエツチングにはEDTA(エチレンジアミ ン・テトラアセチツクアシド)とアンモニヤ水か よび過酸化水素水の混合液による間知の腐食液を

基板への接合は上配Niパンプ801を半田を

用いた。

用いて基板側ペデスタルに接合した。 実施例 2

前記実施例1で示したように、厚さ約150 μ m の P I K 樹脂 層を形成した後レーザーに メッキ用の穴を開口する替りに、第10図に 原足の位置に開口し、第10図に 原足の位置に開口しる。 の15μ m のがリイミド樹脂 フィルの した厚さ150μ m のがリイミド樹脂 フィルの り01を P I K を の 8 i 基板上に接着する。 ターニングした後の 8 i 基板上に接着する。 メット I K 9 9 を 板上に接着する。 後 P I K 9 9 を 位 として に タックによって い の 2 を マスクとしに アメック は の 2 を アングに 3 の 2 に が 3 を る で が 3 に が 3 に 4 に の 後は 実施 例 1 に 順する。 が形成できる。

実施例 3

第11図は前記実施例1をよび2で述べたパンプの配置の平面図で、隣接するパンプを等間隔で

電極を有する半導体装置の概略断面図、第3図~ 第2図は本発明の半導体装置の製造工程を示す概 略断面図、第9図、第10図をよび第11図は本 発明の他の実施例による部分的な半導体装置の製 造工程を示す概略断面図かよび平面図である。 11、21…セラミツク基板、12、22…ペデ スタル、13,23…半田、24…金属端子電極、 15,25…パンプ下地金銭層、17,27… A. e. 配線、16,26…船線層、18,28… 8 i 基板、31,41,51,61,71,81, 9 1 … 第 2 絶縁層、 3 2 、 4 2 、 5 2 、 6 2 、 72.82.92…A e 配線、33,43,53. 63.73,8.3,93…第1 絶縁層、Si能動 領域との接続のための開口部、35.45,55. 65.75.85.95…81基板、46.56. 66,76,86,96…TiM,47,57, 67.77.87,97...CuM. 48.58. 68, 78, 88, 98…Cr版、59…ホトレ ジスト、60.70…PIK層、601…レーサ ーピーム、701,801…Niメッキ層、99

配置すればパンプを最も密に配置することができる。

奥施例 4

前記実施例1をよび2において、メッキにより 金属突起電値を形成する時、第12図に示すでと く絶縁膜層112よりも厚いメッキを行う。絶縁 膜厚さよりも厚いメッキ部分は図のごとく横に拡 がる。したがつてセラミック基板に接合する際に 接合面横が多くなり強度が増す。

実施例 5

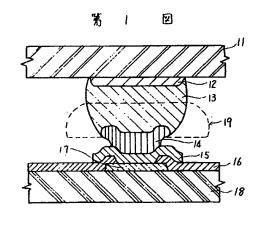
前記実施例1~4では突起電極形成のためのマスク材料として主にPIK樹脂、ポリイミド樹脂等を用いたが、他の絶縁襲で所望の形状に穿孔でき、電極形成後他の材料に損傷を与えることなく除去できる材料であればどのような材料でも使用できる。たとえばホトレジストでもよい。

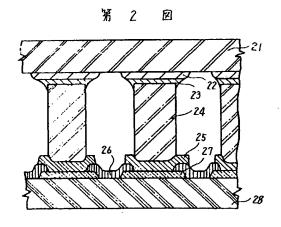
図面の簡単な説明 🛼

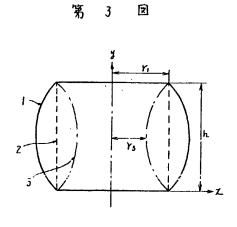
第1図は従来の半田端子電極を有する半導体装置をセラミック基板に接合した例を示す概略断面図、第2図は本発明の一実施例としての金属端子

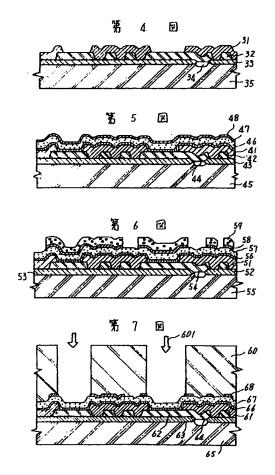
… P I K、 1 0 2 。 9 0 1 … P I K フィルム、 9 0 2 … C r 蒸着膜、 1 0 1 … パンプ形成孔、 a … パンプ間ピッチ、 1 1 1 … メッキ金銭層、 112 … 絶録層、 1 1 3 … 下地金銭層、 1 1 4 … 層間絶 録膜、 1 1 5 … A ℓ 配線、 1 1 6 … 半導体基板。

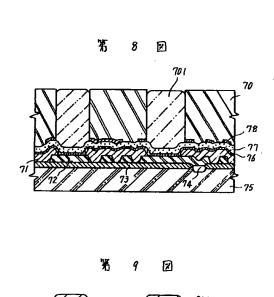
代理人 弁理士 海田利幸

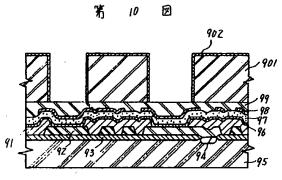


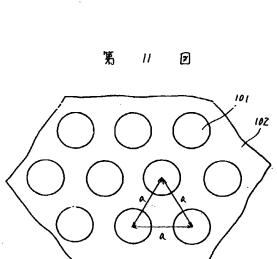


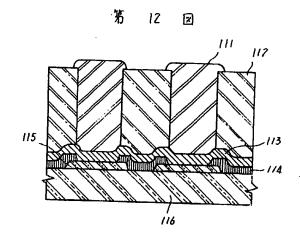












CLIPPEDIMAGE= JP358197857A

PAT-NO: JP358197857A

DOCUMENT-IDENTIFIER: JP 58197857 A

TITLE: SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUBN-DATE: November 17, 1983

INVENTOR-INFORMATION:

NAME

. . .

OJI, YUZURU

MURAMATSU, SHINICHI

HIRAIWA, ATSUSHI

MUKAI, KIICHIRO

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

COUNTRY

N/A

APPL-NO: JP57079958 APPL-DATE: May 14, 1982

INT-CL (IPC): H01L021/92

US-CL-CURRENT: 438/FOR.343,438/614

ABSTRACT:

PURPOSE: To improve the integration degree of bumps and improve the temperature

cycle life time by a method wherein bar formed metallic projection electrodes

of constant sectional area in the longitudinal direction of which the sectional

area and height are in a specific range are provided.

CONSTITUTION: The first insulation layer 33 having an aperture, the first

wiring conductor layer 32 composed of an Al wiring, and the second insulation

layer 31 composed of a Si nitride film are provided on a Si substrate 35, and

then a Ti layer 46, a Cu layer 47, and a Cr layer 48 are successively adhered

on the insulation layer 31. Next, the Cr layer 58 is etching into a fixed

pattern, next a resist layer 59 is removed, thereafter a polyimideisoindoloquinazolinedione (PIK) resin layer of thickness in the range

of 100∼250μm, e.g. approx. 150μm is formed, and a hole of diameter in

10/13/2001, EAST Version: 1.02.0008

the range of 50∼200μm, e.g. approx. 100μm is opened at the fixed position of bump formation by means of a leaser beam 601. Then, after etching-removing the Cr film of the aperture, a Ni layer of thickness 150μm is formed at the aperture by plating, with the Cu layer 77 as a cathode. After removing the PIK resin layer 70, the Cu layer and the Ti layer are successively etched with the Cr layer as a mask, and accordingly the wiring is formed.

COPYRIGHT: (C) 1983, JPO&Japio

10/13/2001, EAST Version: 1.02.0008